

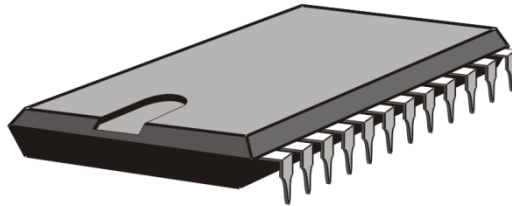


AKADEMIA GÓRNICZO-HUTNICZA
IM. STANISŁAWA STASZICA W KRAKOWIE



MINISTER
EDUKACJI
NARODOWEJ

XLIII Ogólnopolska Olimpiada Wiedzy Elektrycznej i Elektronicznej Kraków - 14 lutego 2020 r.



TEST DLA GRUPY ELEKTRONICZNEJ

WYJAŚNIENIE:

Przed przystąpieniem do udzielenia odpowiedzi przeczytaj uważnie poniższy tekst.

Test zawiera 50 pytań.

Odpowiedzi należy udzielać na załączonej karcie odpowiedzi. W lewym górnym rogu karty wpisz swoje **dane**, w polu oznaczonym jako KOD wpisz przyznany Ci KOD a następnie zamaluj kratki odpowiadające poszczególnym cyfrom KODU.

Należy wybrać jedną poprawną odpowiedź oznaczoną literami a, b, c, d i **zamalować** odpowiadające jej pole na karcie odpowiedzi. Jeżeli uważasz, że żadna odpowiedź nie jest właściwa, zamaluj pole odpowiadające pozycji e.

UWAGA!!! Nie ma możliwości poprawek zaznaczonej odpowiedzi!!!

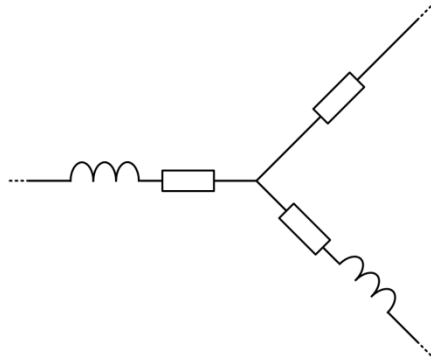
Można korzystać jedynie z przyborów do pisania i rozdawanych kart brudnopisów. **Korzystanie z kalkulatorów, notebook'ów, telefonów komórkowych itp. jest zabronione.**

Za każdą prawidłową odpowiedź otrzymuje się jeden punkt. Dla każdego zadania możesz zaznaczyć tylko jedną odpowiedź – każdy inny przypadek będzie traktowany jako błędna odpowiedź.

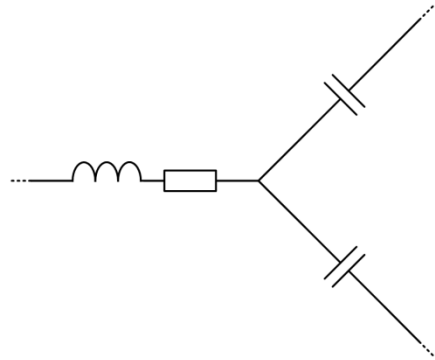
Maksymalna liczba punktów 50.
CZAS ROZWIĄZYWANIA: 120 min.
Życzymy powodzenia.

1. Obowiązuje zasada, że prąd w cewce po komutacji zachowuje ciągłość. Dla jakiego węzła jest od tej reguły wyjątek?

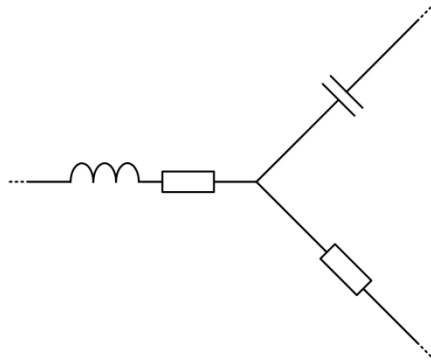
a)



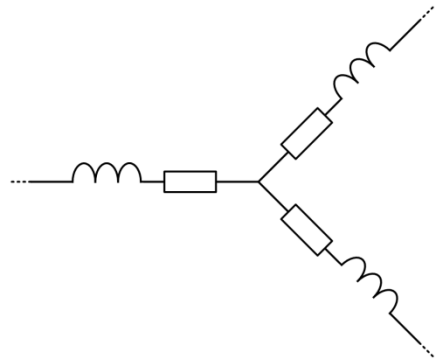
b)



c)

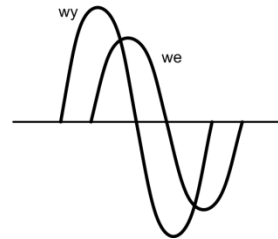


d)



2. Na wejście czwórnika podano przebiegi sinusoidalne. Na oscyloskopie zaobserwowano stabilny przebieg. Przesunięcie fazowe odniesione do sygnału wejściowego jest:

- a) dodatnie
- b) ujemne lub dodatnie
- c) faza zależy od poziomu wyzwalania
- d) ujemne



3. Aby zmierzyć współczynnik indukcyjności wzajemnej k zmierzono indukcyjność każdej z cewek (druga rozwarta): $L_1 = 9 \text{ mH}$, $L_2 = 16 \text{ mH}$, a następnie pomierzono w połączeniu szeregowym indukcyjność dla sprzężenia zgodnego $L_z = 33 \text{ mH}$ i przeciwnego $L_p = 17 \text{ mH}$. Współczynnik k wynosi:

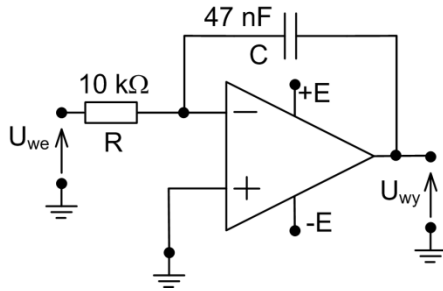
- a) $1/2$
- b) $1/3$
- c) $1/4$
- d) $1/5$

4. Indukcyjność przewodu o przekroju S (konieczny ze względu na wartość prądu) jest najmniejsza dla przekroju (nie występuje zjawisko naskórkowości):

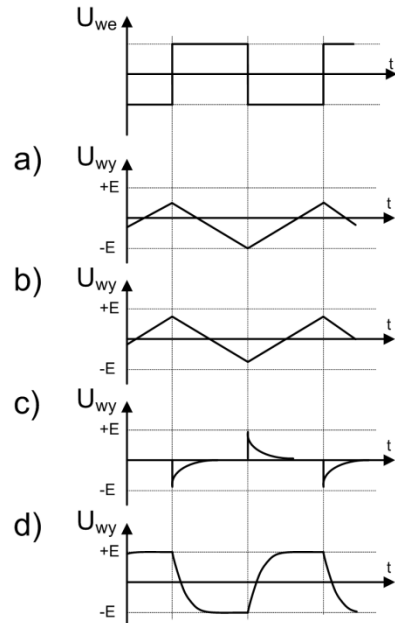
- a) koła
- b) kwadratu
- c) płaskiego prostokąta
- d) jest zawsze taka sama

5. Transformator sieciowy ma przekładnię 1/10. Na stronie wtórnej zainstalowano prostownik jednopółkowy (spadek napięcia na diodzie Schotky'ego pomijamy). Do wyjścia podłączono wyłącznie pojemność 2,2 mF. Jakie napięcie zmierzymy (w zaokrągleniu do pełnych woltów):
- 23 V (AC)
 - 23 V (DC)
 - 32 V (DC)
 - 46 V (AC)
6. W celu pomiaru prądu baterii zasilającej poprzez falownik silnik BLDC (praca aktywna i hamowanie odzyskowe, prąd maksymalny |250 A|), zastosowano hallotronowy czujnik +/- 50 A o rezystancji 1,2 mΩ (z bocznikiem). Producent proponuje standardowe boczniki „75 mV”. Na jaki prąd [A] należy zamówić bocznik?
- 250
 - 300
 - 450
 - 500
7. Widmo przebiegu na wyjściu prostownika sieciowego (w układzie Graetza) zawiera składowe o częstotliwościach [Hz]:
- 50, 100, 150, 200, 250,
 - 50, 150, 250, 350, ...
 - 100, 300, 500, 700, ...
 - 100, 200, 300, 400, ...
8. Uszereguj rodzaje szumów (B – biały, C – czerwony, R – różowy) pod względem szybkości zmniejszania się energii szumów z częstotliwością (pierwszy najszybciej):
- C, B, R
 - C, R, B
 - B, C, R
 - R, C, B
9. Aby zmierzyć wartość ESR [mΩ] superkondensatora zasilono go generatorem fali prostokątnej ($E = 10 \text{ V}$, $R_w = 5 \text{ Ω}$). Do kondensatora podłączono oscyloskop. Zmierzono, że narastanie napięcia zaczyna się nie od zera lecz od 0,6 mV. Wartość ESR wynosi:
- 1,0 mΩ
 - 0,5 mΩ
 - 0,3 mΩ
 - 0,2 mΩ
10. Dla wykrywania obiektów metalowych (niewybuchy) na kilkumetrowej głębokości (teren otwarty) największą czułością dysponuje:
- czujnik indukcyjny (spadek amplitudy drgań)
 - magnetometr (pomiar lokalnych anomalii ziemskiego pola magnetycznego)
 - echosondę ultradźwiękową
 - grawimetr (lokalne zmiany przyśpieszenia ziemskiego g)

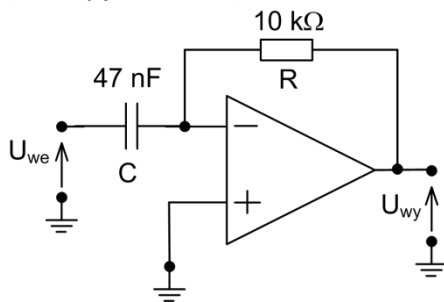
11. Na wejście integratora podano falę prostokątną.



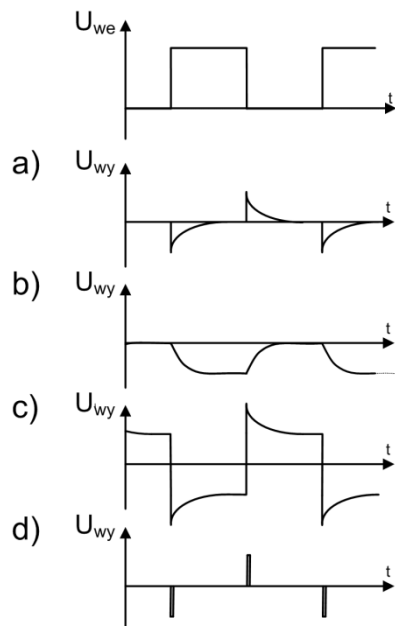
Generator – okres porównywalny ze stałą czasową $\tau = RC$, nastawiony offset zerowy, przebiegi obserwowane po całkowitym ustaleniu się przebiegów. Jaki przebieg jest możliwy do zaobserwowania?



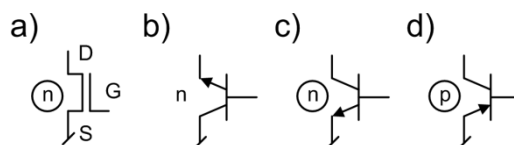
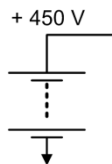
12. Na wejście układu według rysunku podano falę prostokątną. Co zaobserwujemy na wyjściu (obrazy jakościowe)?



Obrazy jakościowe, stała czasowa $\tau = RC$ jest kilkakrotnie mniejsza od połowy okresu fali prostokątnej.

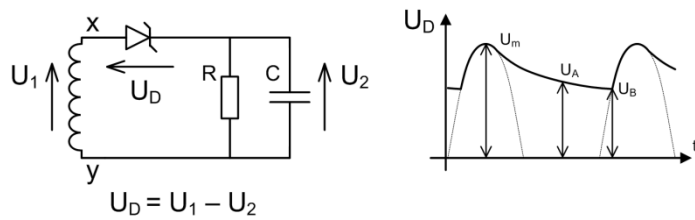


13. Wybierz prawidłową konfigurację klucza załączającego baterię litowo-jonową do falownika napędu z silnikami BLDC – weź pod uwagę także względy prostoty sterowania.



14. Maksymalne napięcie wsteczne (moduł) diody zawiera się w granicach (napięcie przewodzenia diody przyjąć jako 0V):

- $\sim (0 \div U_B)$,
- $\sim (U_A \div U_B)$,
- $\sim (0 \div U_M + U_A)$,
- $\sim (0 \div U_M + U_B)$.



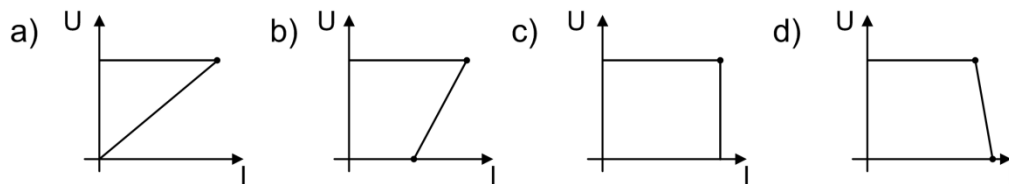
15. W celu wyrównania bilansów dobowych postanowiono połączyć systemy energetyczne: Euroazjatycki i Amerykański przez cieśninę Beringa (kablowo, układy pośredniczące na centralnej wyspie Ratmanowa). Należy zapewnić:

- wyrównanie napięć,
- wyrównanie fazy,
- zespół falowników dla obu kierunków,
- zespół prostownik-falownik dla obu kierunków.

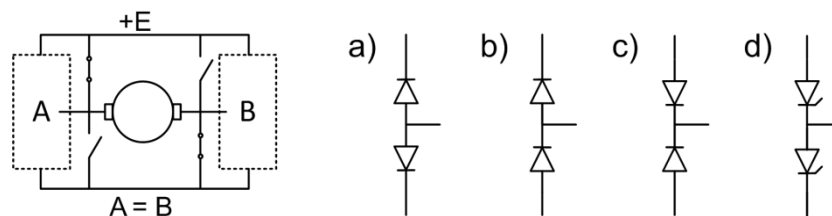
16. Ładowanie ogniwa litowo-jonowego należy przeprowadzić (SP – stały prąd, SN – stałe napięcie):

- SN,
- SP \rightarrow SN,
- SP,
- SN \rightarrow SP.

17. Właściwa ch-ka zasilacza ładującego ma kształt (punkty ch-ki można nastawiać):



18. W mostku H do zasilania nawrotnego silników prądu stałego używane są 4 tranzystory załączane parami (oznaczone jako zestyki). Ze względu na indukcyjność silnika wymagane są układy zabezpieczające po obu stronach. Wybierz właściwy.



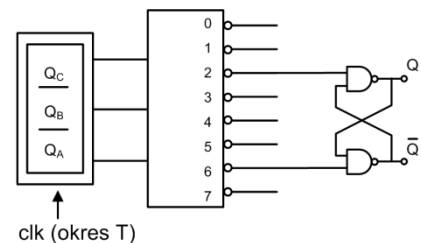
19. W przetworniku A/C opartym o metodę podwójnego całkowania, standardowo uzyskuje się dokładność 4 cyfr dziesiętnych. Jaki efekt należy wyeliminować/skompensować/rozszerzyć aby uzyskać rozdzielczość 6 cyfr dziesiętnych:

- szumów cieplnych rezystora w integratorze,
- pamięci dielektrycznej kondensatora w integratorze,
- poszerzyć pasmo wzmacniacza w integratorze,
- zwiększyć wydajność prądową wzmacniacza w integratorze.

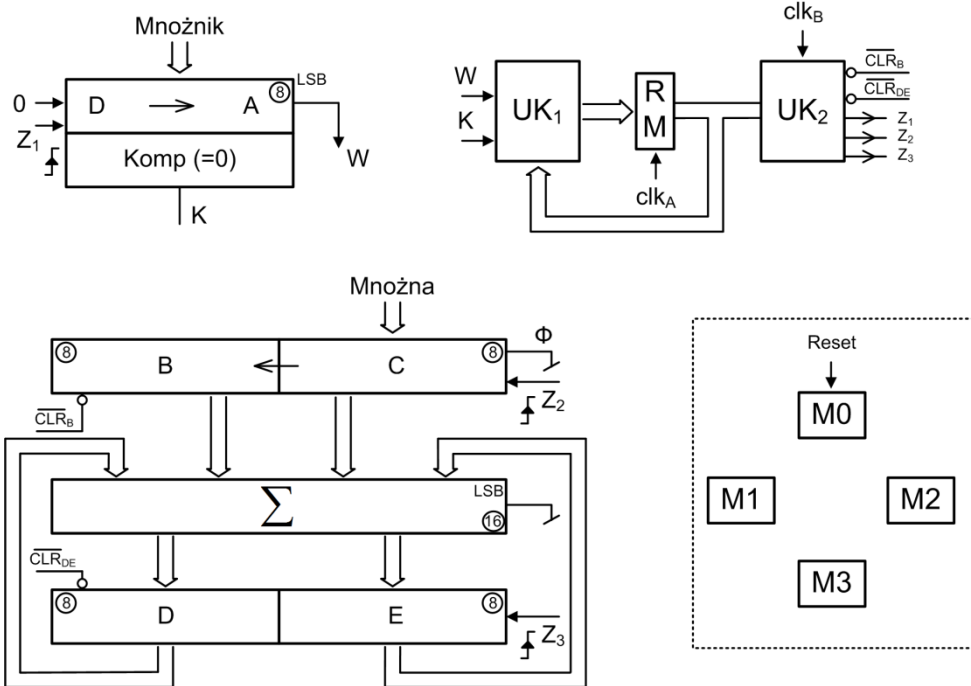
20. Jaki minimalny zestaw elementów (oprócz uziemienia, anteny i równoległego obwodu rezonansowego) umożliwia odbiór słuchawkowy radiostacji lokalnej (D – dioda, T – tranzystor, W – wzmacniacz operacyjny)?

- D(Ge),
- D(Si), T,
- D(Si),
- D(Ge), W.

21. W odbiorniku radiowym (zakresy AM – fale średnie i krótkie) mamy tor pośredniej częstotliwości (f_p) przestrajany generator lokalny (heterodyna) o częstotliwości f_h , obowiązuje (f_s – częstotliwość sygnału):
- $f_s < f_h < f_p$,
 - $f_s < f_p < f_h$,
 - $f_p < f_s < f_h$,
 - $f_p < f_h < f_p$.
22. Pasma zajmowane przez sygnał stereo (fale UKF) wynosi (przed modulacją FM) [kHz]:
- 57,
 - 53,
 - 38,
 - 19.
23. Sygnał RDS (Radio Data System) jest nadawany (przed modulacją FM) na częstotliwości pilota powiększoną „x” razy:
- 1,
 - 2,
 - 3,
 - 4.
24. Z dwóch zlinearyzowanych bramek logicznych + kondensator w ujemnym sprzężeniu zwrotnym wykonano generator. Jego częstotliwość:
- maleje z temperaturą,
 - rośnie z temperaturą,
 - praktycznie nie zmienia się,
 - wszystkie warianty są możliwe.
25. Licznik asynchroniczny modulo 5 zlicza w odcinku kodu binarnego impulsy sygnału clk. Do realizacji wykorzystano 2 przerzutniki JK i jeden SR (wagi 1/2/4 – Q_A , Q_B , Q_C ; Q_C – typu SR). Ich wejścia zegarowe to clk_A / clk_B / clk_C . Jak należy rozwiązać taktowanie:
- $clk \rightarrow clk_A, clk_B, clk_C$
 - $clk \rightarrow clk_A, clk_C, Q_A \rightarrow clk_B$
 - $clk \rightarrow clk_A, clk_B, Q_B \rightarrow clk_C$
 - $clk \rightarrow clk_A, clk_B, Q_A \rightarrow clk_C$
26. Ciąg dalszy pyt. 25: Zsyntezuj funkcję na wejściach J_A / K_A (sklejamy jedynki):
- $Q_B / 1$
 - Q_A / Q_C
 - $\overline{Q_C} / 1$
 - $1 / Q_C$
27. Ciąg dalszy pyt. 25: Natomiast funkcje na wejściach S_C / R_C (sklejamy jedynki):
- $Q_A \cdot Q_B / Q_C$
 - $Q_A \vee Q_B / 1$
 - Q_B / Q_A
 - $1 / 1$
28. Ciąg dalszy pyt. 25: Do tak zbudowanego licznika dołączono dekodery 3/8 (wyjścia zanegowane) z asynchronicznym przerzutnikiem SR. Na jego wyjściu będzie:
- stała jedynka
 - stałe zero
 - prostokąt o czasie trwania poziomym wysokiego T
 - prostokąt o czasie trwania poziomym wysokiego 2T



29. Sprzętowy układ mnożenia dwóch liczb 8-bitowych (kod NB) przedstawia się jak na rysunku:



rejestr A – przesuwają w prawo (zegar Z_1) wcześniej wprowadzony mnożnik, na najstarszy bit wprowadzane jest zero, $K = 1$ gdy stan rejestru zerowy, W – stan najmłodszego bitu

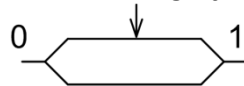
rejstry BC – zawartość jest przesuwana w lewo zegarem Z_2 , w C początkowo jest umieszczona mnożna, rejestr B jest zerowany sygnałem $\overline{CLK_B}$

rejstry DE – zerowane sygnałem $\overline{CLK_{DE}}$, wpis stanu wyjść 16-bitowego sumatora sygnałem Z_3

Do realizacji algorytmu mnożenia wykorzystano automat Moore'a. Zdefiniowano 4 stany:

- M0 – przygotowawczy
- M1 – dodanie przesuniętej mnożnej + przesunięcie mnożnika
- M2 – brak dodawania (tylko przesuwamy mnożną) + przesunięcie mnożnika
- M3 – zatrzymanie pracy

UWAGA – uzupełnij dla wygody sieć działania o rozgałęzienia warunkowe odnośnie W i K :



W pierwszej wersji stany automatu zapisano w kodzie „1 z n” (przerzutniki typu D – oddzielnie dla każdego stanu: Q_0, Q_1, Q_2 i Q_3). „Reset” wprowadza jedynkę do przerzutnika Q_0 . „Jedynka” przemieszcza się po sieci działania (zegar clk_A) i ostatecznie „parkuje” w Q_3 . Blok kombinacyjny UK1 wytwarza sygnały wejściowe D_1, D_2, D_3 dla przerzutników Q_1, Q_2, Q_3 .

- a) $D_1 = Q_0W \vee Q_1K$ $D_2 = Q_0\overline{W} \vee Q_2\overline{K}$
- b) $D_1 = Q_0\overline{K}W \vee \overline{K}W(Q_1 \vee Q_2)$ $D_2 = Q_0\overline{K}\overline{W} \vee \overline{K}\overline{W}(Q_1 \vee Q_2)$
- c) $D_1 = Q_0\overline{K} \vee Q_2W$ $D_2 = Q_0K \vee Q_1\overline{W}$
- d) $D_1 = Q_0(K \oplus W) \vee Q_1\overline{K} \vee Q_2\overline{W}$ $D_2 = Q_0(K \oplus \overline{W}) \vee (Q_1 \vee Q_2)KW$

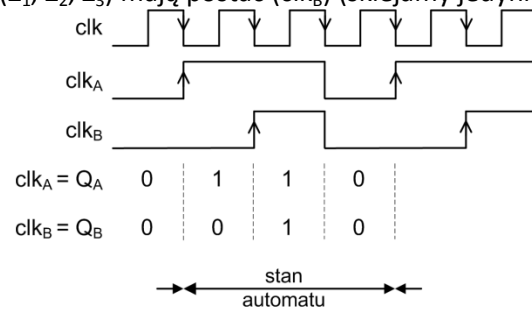
30. Ciąg dalszy pyt. 29: Sygnał D_3 dla przerzutnika Q_3 to funkcja:

- a) $(Q_1 \vee Q_2)K \vee Q_0K \vee Q_3$
- b) $(Q_1 \oplus Q_2)W \vee Q_0K \vee Q_3$
- c) $Q_0W \vee Q_1K \vee Q_2\overline{K} \vee Q_3$
- d) $(Q_1 \oplus Q_2)W \vee Q_0(K \vee W) \vee Q_3$

31. Ciąg dalszy pyt. 29: Przebiegi czasowe zegarów (Z_1, Z_2, Z_3) mają postać (clk_B) (sklejamy jedynki):

Realizacja to licznik z dwóch przerzutników Q_A, Q_B (typu JK). Sygnały dla przerzutnika Q_B (J_B / K_B) to:

- $1 / Q_A$
- $1 / Q_B$
- $Q_A / 1$
- $Q_B / 1$



32. Ciąg dalszy pyt. 31: Sygnały dla przerzutnika Q_A (J_A / K_A) to (sklejamy jedynki):
- $Q_A / 1$
 - $0 / Q_A$
 - $0 / Q_B$
 - $1 / Q_B$
33. Ciąg dalszy pyt. 29: Sygnały wyjściowe Z_3 automatu (blok UK_2) to funkcje (wszystkie są mnożone przez clk_B):
- $Z_3 = Q_0$
 - $Z_3 = Q_1$
 - $Z_3 = Q_2$
 - $Z_3 = Q_3$
34. Ciąg dalszy pyt. 29: Sygnały wyjściowe Z_2 automatu (blok UK_2) to funkcje (wszystkie są mnożone przez clk_B):
- $Z_2 = Q_1 \vee Q_2$
 - $Z_2 = Q_2 \vee Q_3$
 - $Z_2 = Q_0 \vee Q_3$
 - $Z_2 = Q_0 \vee Q_1$
35. Ciąg dalszy pyt. 29: Sygnały wyjściowe Z_1 automatu (blok UK_2) to funkcje (wszystkie są mnożone przez clk_B):
- $Z_1 = Z_3$
 - $Z_1 = Q_2 Q_3$
 - $Z_1 = Q_2 \oplus Q_3$
 - $Z_1 = Z_2$

36. Ciąg dalszy pyt. 29: Teraz stany automatu zakodujemy w kodzie binarnym (Q_Y, Q_X):

M0 (0, 0) M1 (0, 1) M2 (1, 0) M3 (1, 1)

Blok UK_1 generuje 4 funkcje J_Y, K_Y, J_X, K_X każda ogólnie czteroargumentowa: Q_Y, Q_X, W, K . Funkcje J_Y / K_Y mają postać (sklejamy jedynki):

- $K Q_X \vee \bar{W} Q_Y / K Q_Y$
- $K \oplus W / \bar{K} \bar{W} Q_Y$
- $K \vee \bar{W} / \bar{K} \vee \bar{Q}_X$
- $W \oplus Q_Y / (\bar{K} \vee W) Q_X$

37. Ciąg dalszy pyt. 36: Natomiast funkcje J_X / K_X to (sklejamy jedynki):

- $K \vee W / \bar{K} \bar{W} Q$
- $Q_X \oplus Q_Y / \bar{K} W$
- $Q_X W \vee Q_Y K / Q_X Q_Y \bar{W}$
- $K \oplus \bar{W} / \bar{K} (Q_X \vee Q_Y)$

38. W których standardach komunikacji szeregowej adresujemy komunikaty a nie węzły:

- SCI,
- CAN,
- one-wire,
- I²C.

39. W jaki sposób w standardzie I²C układ SLAVE może spowalniać transmisję przesyłanych przez węzeł MASTER bitów (linie SDA, SCL są liniami OC)?
- przez opóźnianie bitu potwierdzenia,
 - przez sprowadzanie do poziomu L linii SCL,
 - przez sprowadzanie do poziomu L linii SDA,
 - przez sprowadzanie do poziomu L linii SDA i SCL dla bitu R/W.
40. Lista rozkazów arytmetycznych procesora RISC zawiera instrukcje $\pm a \pm b$, $\pm (ab)$, $\pm (a : b)$. Jaki rozkaz należy dodać aby można było wyliczyć każdą funkcję (pierwiastki, potęgi, trygonometryczne, logarytmiczne)?
- e^a ,
 - $\ln(a)$,
 - $\pm ab \pm c$,
 - $\sinh(a)$.
41. W jednostce MMX Intel'a zainicjowano logikę saturacyjną. Odejmowane są liczby: 80H i 7FH (kod U2). Otrzymujemy wynik:
- 7F,
 - 00,
 - FF,
 - 80.
42. Ciąg dalszy pyt. 41: Przy wyłączonej logice saturacyjnej wynik to:
- 81,
 - FE,
 - 01,
 - 00.
43. Ciąg dalszy pyt. 41: Z kolei stan bitów warunkowych CZN_{VH} (przeniesienia, zerowość, znak, przekroczenie zakresu, przeniesienie połówkowe) wyniesie:
- 10001,
 - 00011,
 - 10101,
 - 00110.
44. Po którym rozkazie bit V (przekroczenia zakresu) wnosi wiarygodną informację:
- DAA – korekcji dziesiętnej,
 - ASR – przesunięcia arytmetycznego w prawo,
 - LSL – przesunięcia logicznego w prawo,
 - CMP – porównania.
45. Mikrokontroler (8-bitowy) ma zaimplementowaną arytmetykę kodu naturalnego binarnego, natomiast nie przewidziano arytmetyki kodu uzupełnień do dwóch (U2). W związku z tym nie ma rozkazu przesunięcia arytmetycznego w prawo ASR (dzielenie przez dwa z zachowaniem bitu znaku). Zaproponuj rozwiązanie zastępcze. Argument pierwotny jest w rejestrze A. Mamy do dyspozycji rozkazy: 1. LSL (przesunięcie logiczne w lewo), 2. LSR (przesunięcie logiczne w prawo), 3. RLC (obrót w lewo przez bit C – CARRY), 4. RRC (obrót w prawo przez bit C – CARRY), 5. CLC – zeruj C, 6. SEC (ustaw C), 7. JNB (skok, gdy wyszczególniony bit A jest zerem). Podaj w kolejności użyte rozkazy (zbiór minimalny):
- 5, 6, 7, 2,
 - 4, 3, 7, 5,
 - 4, 1, 7, 2,
 - 5, 7, 6, 4.

46. Ciąg dalszy pyt. 45: Zaproponuj rozwiązane zastępcze dla rozkazu ASL (przesunięcie arytmetyczne w lewo):

- a) 1,
- b) 5, 2,
- c) 6, 7, 3,
- d) 3.

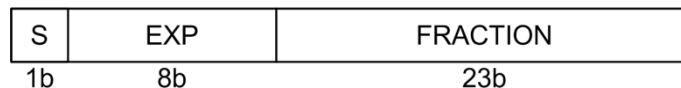
47. Koprocesor Intel'a ma w pamięci ROM, oczywiście w formacie zmiennoprzecinkowym, stałe, m.in. „0”, „1”, „π”. Nie posiada natomiast stałej „e”, dysponuje natomiast wartością „log₂e” (FLD2E). Podaj kolejność instrukcji, które należy jednokrotnie użyć aby wyznaczyć „e” z wprowadzonej stałej „log₂e”. Zbiór rozkazów (początkowa litera F oznacza zmienny przecinek):

1. FADD – dodawanie, 2. FSUB – odejmowanie, 3. FMUL – mnożenie, 4. F2XM1 – operacja $2^{\text{argument}} - 1^*$, 5. FDIV – dzielenie, 6. FYL2X – (argum1) x log₂(argum2)

*- uwaga: wykładnik musi być w zakresie [-1, +1], najlepiej podzielić naszą stałą przez 2.

- a) 5, 4, 1, 3,
- b) 5, 6, 1, 3,
- c) 6, 5, 3, 2,
- d) 5, 6, 2, 3.

48. Wyznacz wartość stałej „+2” w formacie zmiennoprzecinkowym pojedynczej precyzji (32 bity) w postaci „hex”:

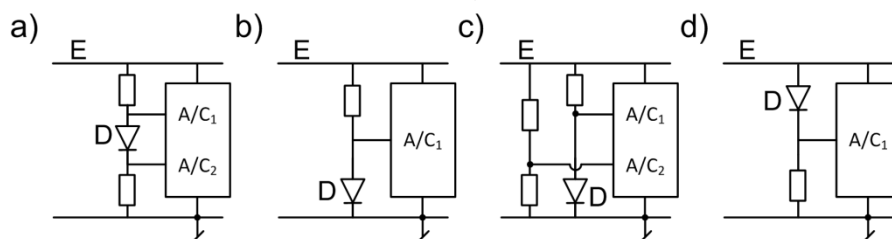


Liczba = $(-1)^S 2^E 1, \text{FRACTION}$, $E = \text{EXP} - B$, $B = 0111\ 1111$

- a) 4080 0013,
- b) C000 0000,
- c) 4000 0000,
- d) 7F80 0000.

49. Mikrokontroler o rozszerzonym zakresie napięciowym jest zasilony z ogniwa litowo-jonowego ($E = 2 \div 4,2\ \text{V}$). Jaką najprostszą konfigurację należy wybrać aby mikrokontroler mógł poprawnie mierzyć napięcie ogniwa?

D – dioda referencyjna 0,8 V, AC1/AC2 – multiplikowane wejścia na przetwornik analog-cyfra (przetwarza od 00...0 do 11...1 dla zakresu $0\text{V} \div E$)



50. W trybie wielozadaniowym Intel'a procesor posiada 4 poziomy uprzywilejowania uszeregowane począwszy od najważniejszego: 0, 1, 2 (systemowe), 3 (użytkowy). W danej chwili procesor pracuje na bieżącym poziomie uprzywilejowania (CPL). Segmenty kodu, stosu i danych mają swoje własne poziomy: DPL_C/DPL_D/DPL_S. Zachodzi równocześnie:

- a) $CPL \geq DPL_C$, $CPL \leq DPL_D$, $CPL = DPL_S$,
- b) $CPL \leq DPL_C$, $CPL \geq DPL_D$, $CPL = DPL_S$,
- c) $CPL = DPL_C$, $CPL = DPL_D$, $CPL = DPL_S$,
- d) $CPL > DPL_C$, $CPL < DPL_D$, $CPL \leq DPL_S$.